

P21535.P05



2181 #2
02-01-22

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Yoshitaka SUMIDA

Serial No. : 10/000,132

Group Art Unit: 2181

Filed : December 4, 2001

Examiner : Unknown

For : METHOD FOR REDUCING POWER CONSUMPTION OF CPU, ELECTRONIC
APPARATUS, AND RECORDING MEDIUM HAVING POWER CONSUMPTION
REDUCTION PROGRAM RECORDED THEREON

RECEIVED
JAN 25 2002
Technology Center 2100

CLAIM OF PRIORITY

Commissioner of Patents and Trademarks
Washington, D.C. 20231

Sir:

Applicant hereby claims the right of priority granted pursuant to 35 U.S.C. 119 based upon Japanese Application No. 2000-379565, filed December 14, 2000. As required by 37 C.F.R. 1.55, a certified copy of the Japanese application is being submitted herewith.

Respectfully submitted,
Yoshitaka SUMIDA

Will. E. Lydsk Reg. No.
Bruce H. Bernstein 41,568
Reg. No. 29,027

January 22, 2002
GREENBLUM & BERNSTEIN, P.L.C.
1941 Roland Clarke Place
Reston, VA 20191
(703) 716-1191



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年12月14日

出 願 番 号

Application Number:

特願2000-379565

出 願 人

Applicant(s):

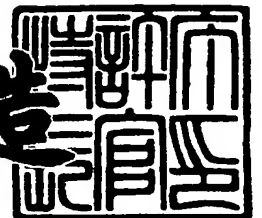
住友電装株式会社

RECEIVED
JAN 25 2002
Technology Center 2100

2001年11月16日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3100603

【書類名】 特許願

【整理番号】 412009228

【提出日】 平成12年12月14日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 11/30
G06F 1/32

【発明の名称】 C P U の消費電力低減方法、電子装置および消費電力低減プログラムを記録した記録媒体

【請求項の数】 6

【発明者】
【住所又は居所】 三重県四日市市西末広町 1 番 1 4 号 住友電装株式会社
内

【氏名】 住田 芳孝

【特許出願人】
【識別番号】 000183406
【氏名又は名称】 住友電装株式会社

【代理人】
【識別番号】 100072604
【弁理士】
【氏名又は名称】 有我 軍一郎
【電話番号】 03-3370-2470

【手数料の表示】
【予納台帳番号】 006529
【納付金額】 21,000円

【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9900188

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 CPUの消費電力低減方法、電子装置および消費電力低減プログラムを記録した記録媒体

【特許請求の範囲】

【請求項1】

CPU (Central Processing Unit)がスリープ状態に移行したときに、前記CPUを一定期間毎に通常動作に復帰させ、前記CPUから異常検知用のクリア信号を外部監視回路に出力するとともに、外部から前記CPUに入力される入力信号を参照することにより、前記クリア信号の出力および入力信号の参照時以外に前記CPUをスリープ状態にして前記CPUの消費電力を低減させる方法において、

前記CPUがスリープ状態から通常動作状態に復帰したときに、前記クリア信号の出力および入力信号の参照と、前記クリア信号のみの出力とを一定期間毎に所定の頻度で繰返すことを特徴とするCPUの消費電力低減方法。

【請求項2】

前記クリア信号の出力および入力信号の参照に対して、前記クリア信号のみの出力の発生頻度を多くしたことを特徴とする請求項1記載のCPUの消費電力低減方法。

【請求項3】

CPUを備え、前記CPUがスリープ状態に移行したときに、前記CPUを一定期間毎に通常動作に復帰させ、前記CPUから異常検知用のクリア信号を外部監視回路に出力するとともに、外部から前記CPUに入力される入力信号を参照することにより、前記クリア信号の出力および入力信号の参照時以外に前記CPUをスリープ状態にして前記CPUの消費電力を低減させる電子装置において、

前記CPUがスリープ状態から通常動作状態に復帰したときに、前記クリア信号の出力および入力信号の参照と、前記クリア信号のみの出力とを一定期間毎に所定の頻度で繰返す信号発生手段を有することを特徴とする電子装置。

【請求項4】

前記信号発生手段は、前記クリア信号の出力および入力信号の参照に対して、

前記クリア信号のみの出力の発生頻度を多くしたことを特徴とする請求項 2 記載の電子装置。

【請求項 5】

CPUによって実行されるプログラムであって、CPUがスリープ状態に移行したときに、前記CPUを一定期間毎に通常動作に復帰させ、前記CPUから異常検知用のクリア信号を外部監視回路に出力する第 1 プログラムと、クリア信号を外部監視回路に出力した後、外部から前記CPUに入力される入力信号を参照することにより、前記クリア信号の出力および入力信号の参照時以外に前記CPUをスリープ状態にして前記CPUの消費電力を低減させる第 2 プログラムと、前記CPUがスリープ状態から通常動作状態に復帰したときに、前記クリア信号の出力および入力信号の参照と、前記クリア信号のみの出力とを一定期間毎に所定の頻度で繰返す第 3 プログラムとを含んでなることを特徴とする消費電力低減プログラムを記録した記録媒体。

【請求項 6】

前記第 3 プログラムは、前記クリア信号の出力および入力信号の参照に対して、前記クリア信号のみの出力の発生頻度を多するようにプログラムされていることを特徴とする請求項 5 記載の記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、低電力化を図るためにCPUをスリープ状態に移行させたときに、CPUを一定期間毎に通常動作に復帰させ、CPUからクリア信号を外部監視回路に出力してCPUの状態を外部監視回路で監視するとともに、CPUに接続された電子機器の入力信号を参照するようにしたCPUの消費電力低減方法、電子装置および消費電力低減プログラムを記録した記録媒体に関する。

【0002】

【従来の技術】

近年、自動車に搭載される電子ユニットは増加しており、駐車中でもそれらの電子ユニットは電力を消費するのでバッテリー上がりを起こすおそれがある。こ

のため、各電子ユニットでは、消費電力を低減するために、マイクロコンピュータ（以下、単にマイコンという）を駐車中等に作動させる必要のない場合にマイコンのCPUをスリープ状態に移行させて消費電力を低減させるようにしている。

【0003】

一方、マイコンには多数の電子機器が装着されているため、CPUが暴走して電子機器の誤作動を誘発するのを防止するためにウォッチドックタイマ等からなる外部監視回路を備えている。この外部監視回路はCPUから一定期間毎にクリア信号が入力されることでCPUが正常動作していると判断し、このクリア信号が一定期間経過しても未入力の際にCPUが暴走または何等かのトラブルが発生したものと判断してCPUにリセット信号を出力するようになっている。CPUはこのリセット信号が入力されたときに初期化されて初期状態に復帰するようになっている。

【0004】

また、CPUはスリープ状態に移行したときであっても、一定期間毎に通常動作状態に復帰させ、異常検知用のクリア信号を外部監視回路に出力するようになり、如何なる状態下であってもCPUの暴走が発生するのを未然に防ぐように工夫されている。

【0005】

また、CPUのスリープ状態にあっても、CPUに接続された電子機器から入力信号があったときは直ちに起動しなければならないため、CPUの入力ポートに電子機器の起動信号が入力されたか否かを常に読み取る必要があり、スリープ状態時に上述したクリア信号を図5に示すタイミングチャートおよび図6のフローチャートに示す手順で出力するとともに、CPUの入力ポートを参照するようにしている。

【0006】

すなわち、図5に示すようにスリープ状態に移行した後、30msec毎に10msecの間だけ通常状態に復帰してクリア信号を出力し、入力ポートを参照してその後に再びスリープ状態に移行する（図6のステップS21～S23）。このため、30msec

の内の20msecだけスリープ状態を確保することができ、その分だけ消費電力の低減化を図ることができる。

【0007】

ところで、このような従来のCPUの消費電力低減方法にあっては、外部監視回路にクリア信号を出力するとともに入力ポートを参照する必要があるため、その都度スリープ状態から通常状態に復帰しなければならず、その通常状態の移行期間中の消費電力がバッテリー上がりを早めてしまうという問題があった。

【0008】

このような問題を解消するものとしては、特開平8-263326号公報に記載されたようなものがある。このものは、CPUがスリープ状態にあるときに、CPUの異常を検知する第1の異常検知信号を一定期間毎に出力する第1の異常検出回路と、CPUが通常状態にあるときに、CPUの異常を検知する第2の異常検知信号を一定期間毎に出力する第2の異常検出回路とを設け、スリープ状態の第1の異常検知信号に対して通常状態における第2の異常検知信号の出力時間を短くしてスリープ状態の消費電力を低減するようにしている。

【0009】

【発明が解決しようとする課題】

しかしながら、このような従来の異常検出回路にあっては、CPUのスリープ状態と通常状態に異なる周期の異常検出信号を生成する2つの回路が必要になってしまい、監視回路が複雑、かつ高価なものとなってしまいうとともに、CPUの入力ポートを参照する時間間隔が長くなるので、電子機器の起動時に速やかに対応することができず、操作時に違和感を覚えるという問題が発生してしまった。

【0010】

そこで本発明は、CPUの異常を検知するクリア信号と外部からCPUに入力される入力信号の参照を必要最低限に生成しつつ、消費電力を十分に低減することができるCPUの消費電力低減方法、電子装置および消費電力低減プログラムを記録した記録媒体を提供することを目的としている。

【0011】

【課題を解決するための手段】

第1の発明は、上記課題を解決するために、CPU (Central Processing Unit) がスリープ状態に移行したときに、前記CPUを一定期間毎に通常動作に復帰させ、前記CPUから異常検知用のクリア信号を外部監視回路に出力するとともに、外部から前記CPUに入力される入力信号を参照することにより、前記クリア信号の出力および入力信号の参照時以外に前記CPUをスリープ状態にして前記CPUの消費電力を低減させる方法において、前記CPUがスリープ状態から通常動作状態に復帰したときに、前記クリア信号の出力および入力信号の参照と、前記クリア信号のみの出力とを一定期間毎に所定の頻度で繰返すことを特徴としている。

【 0 0 1 2 】

第2の発明は、上記課題を解決するために、前記クリア信号の出力および入力信号の参照に対して、前記クリア信号のみの出力の発生頻度を多くしたことを特徴としている。

【 0 0 1 3 】

第3の発明は、上記課題を解決するために、CPUを備え、前記CPUがスリープ状態に移行したときに、前記CPUを一定期間毎に通常動作に復帰させ、前記CPUから異常検知用のクリア信号を外部監視回路に出力するとともに、外部から前記CPUに入力される入力信号を参照することにより、前記クリア信号の出力および入力信号の参照時以外に前記CPUをスリープ状態にして前記CPUの消費電力を低減させる電子装置において、前記CPUがスリープ状態から通常動作状態に復帰したときに、前記クリア信号の出力および入力信号の参照と、前記クリア信号のみの出力とを一定期間毎に所定の頻度で繰返す信号発生手段を有することを特徴としている。

【 0 0 1 4 】

第4の発明は、上記課題を解決するために、前記信号発生手段は、前記クリア信号の出力および入力信号の参照に対して、前記クリア信号のみの出力の発生頻度を多くしたことを特徴としている。

【 0 0 1 5 】

第5の発明は、上記課題を解決するために、CPUによって実行されるプログ

ラムであって、CPUがスリープ状態に移行したときに、前記CPUを一定期間毎に通常動作に復帰させ、前記CPUから異常検知用のクリア信号を外部監視回路に出力する第1プログラムと、クリア信号を外部監視回路に出力した後、外部から前記CPUに入力される入力信号を参照することにより、前記クリア信号の出力および入力信号の参照時以外に前記CPUをスリープ状態にして前記CPUの消費電力を低減させる第2プログラムと、前記CPUがスリープ状態から通常動作状態に復帰したときに、前記クリア信号の出力および入力信号の参照と、前記クリア信号のみの出力とを一定期間毎に所定の頻度で繰返す第3プログラムとを含んでなることを特徴とする消費電力低減プログラムを記録したことを特徴としている。

【0016】

第6の発明は、上記課題を解決するために、第3プログラムは、前記クリア信号の出力および入力信号の参照に対して、前記クリア信号のみの出力の発生頻度を多するようにプログラムされていることを特徴としている。

【0017】

第1、第3、第5の発明では、クリア信号の出力および入力信号の参照とクリア信号のみの出力とを一定期間毎に所定の頻度で繰返すようにしたため、CPUの異常を検知するクリア信号と外部からCPUに入力される入力信号の参照を必要最低限に生成しつつ、CPUがスリープ状態に移行したときの通常モードの移行時間を短縮することができ、消費電力を十分に低減することができる。

【0018】

また、CPUの構成をそのままにしてプログラムを変更するだけで上述した制御を行なうことができるため、CPUの製造コストが増大するのを防止することができる。

【0019】

また、第2、第4、第6の発明では、必要最低限の入力信号の参照を確保することができるため、CPUを直ちに起動させることができ、制御に支障を来すのを防止することができる。

【0020】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて説明する。

【0021】

図1～4は本発明に係るCPUの消費電力低減方法、電子装置および消費電力低減プログラムを記録した記録媒体の一実施形態を示す図である。

【0022】

まず、構成を説明する。図1は自動車の例えば、パワーウインドを制御する電子装置としての電子ユニット1を示す図である。図1において、12はバッテリー、2は電圧回路、3はCPU、4は外部監視回路、5はクロック発生回路、6はスイッチ、7、8はリレー、9はモータ、10、11はトランジスタ、R1～R4は保護抵抗である。

【0023】

電子回路2はバッテリー12の電圧を12Vから5Vに変換するものであり、CPU3には電圧変換された電力が供給されるようになっている。

【0024】

CPU3はクロック発生回路5によって生成されるパルス信号に基づいて一定期間毎に外部監視回路4にクリア信号(WDCLR信号)を出力するようになっており、外部監視回路4はこのクリア信号が一定期間が経過しても未入力の際にCPU3が暴走または何等かのトラブルが発生したものと判断してCPU3にリセット信号(RST信号)を出力するようになっている。CPU3はこのリセット信号が入力したときに初期化されて初期状態に復帰するようになっている。

【0025】

なお、外部監視回路4において、クリア信号の待ち時間やリセット信号のパルス幅は図示しないコンデンサ等によって任意に設定可能である。

【0026】

また、スイッチ6が操作されたこのスイッチ6の接点aが接点bまたはcに移動すると、CPU3はトランジスタ10または11のベースに電圧を印加してリレー7または8をONにしてモータ9を一方向または他方向に駆動することにより、ウインドを上方または下方に移動させて開閉動作を行なうようになっている。

【0027】

一方、CPU3はスイッチ6に接続された入力ポート3a、3bにモータ9の起動信号が入力されたか否かを判別するとともに、外部監視回路4に接続された入力ポート3cにリセット信号が入力されたか否かを参照している。

【0028】

一方、CPU3はスリープ状態に移行したときに、一定期間毎に通常動作状態に復帰させ、クリア信号の出力と入力信号の参照を行なうが、このクリア信号の出力と入力信号の参照の頻度はプログラムによって任意に設定されている。

【0029】

本実施形態では、図2に示すようにスリープ状態に移行後に30msec毎に10msecの間だけ通常状態に復帰するように設定されており、移行直後にクリア信号の出力入力信号を参照した後、スリープ状態に移行し、20msec後に通常状態に復帰して今度は2msecだけクリア信号を出力してスリップ状態に移行し、28msec後に通常動作状態に復帰するモードを2回実行した後、今度はクリア信号の出力と入力信号の参照を10msec内に行なうモードに切換えられ、この後にまた、クリア信号のみを出力するモードを2回実行するようになっている。

【0030】

本実施形態では、クリア信号出力に2msec、入力信号の参照に8msecがそれぞれ必要な時間として設定されている。

【0031】

なお、CPU3はROM、CD-ROM、フロッピーディスク等の記録媒体に記録されたプログラム（第1～第3プログラム）を実行するようになっており、本実施形態のCPU3は信号発生手段を含んで構成されるものである。

【0032】

次に、図3、4のフローチャートに基づいて作用を説明する。なお、図3はメイン処理を示すフローであり、図4は低電力モード時の処理を示すフローチャートである。

【0033】

図3において、通常時には、上述したようなウインドの開閉処理やクリア信号

の出力等を行ない（ステップS1）、車両の駐車時等に低電力モードに移行したか否かを判別する（ステップS2、第1プログラム）。低電力モードに移行したときには、図4に示す低電力モード処理（第3プログラム）を実行し（ステップS3、第2プログラム）、この低電力モード処理時に入力変化、例えば、スイッチ6の操作やリセット信号の入力があったか否かを判別し（ステップS4）、入力変化がない場合にはそのまま低電力モード処理を実行する。

【0034】

この低電力モード時には、図4に示すように、スリープ状態に移行後に30msec経過したか否かを判別し（ステップS11）、30msec経過した場合には、クリア信号を出力する（ステップS12）。次いで、通常状態に復帰する処理が1回目または4回目であるか否かを判別し（ステップS13）、この場合にはスリープ状態に移行直後であるため、1回目の処理であるものと判断し、入力ポート3a～3cに起動信号が入力したか否かを参照する（ステップS14）。

【0035】

次いで、ステップS11に戻って再び30msec経過したか否かを判別し、30msec経過した場合には、クリア信号を出力した後（ステップS12）、通常状態に復帰する処理が1回目または4回目であるか否かを判別する（ステップS13）。この場合には通常動作に2回目に復帰したものであるため、入力信号を参照せずにステップS11に戻って再び30msec経過したか否かを判別し、30msec経過した場合には、クリア信号を出力した後（ステップS12）、通常状態に復帰する処理が1回目または4回目であるか否かを判別する（ステップS13）。この場合には通常動作に3回目に復帰したものであるため、入力信号を参照せずにステップS11に戻って再び30msec経過したか否かを判別し、30msec経過した場合には、クリア信号を出力した後（ステップS12）、通常状態に復帰する処理が1回目または4回目であるか否かを判別する（ステップS13）。この場合には通常動作に4回目に復帰したものであるため、入力ポート3a～3cに起動信号が入力したか否かを参照する（ステップS14）。

【0036】

このように本実施形態では、クリア信号の出力および入力信号の参照とクリア

信号のみの出力とを一定期間毎に所定の頻度で繰返すようにしたため、CPU3の異常を検知するクリア信号と外部からCPUに入力される入力信号の参照を必要最低限に生成しつつ、CPU3がスリープ状態に移行したときの通常モードへの移行時間を短縮することができ、消費電力を十分に低減することができる。

【0037】

また、CPU3の構成をそのままにしてプログラムを変更するだけで上述した制御を行なうことができるため、電子ユニット1の製造コストが増大するのを防止することができる。

【0038】

すなわち、CPU3がスリープ状態から通常動作状態に復帰したときに、クリア信号のみの出力を行なうようにしたのは、クリア信号の出力時間に対して入力信号の参照時間が比較的長くかかることに着目したからであり、本実施形態では、クリア信号の出力および入力信号の参照とクリア信号のみの出力の頻度を2対1にしたため、消費電力を十分に低減することができる。

【0039】

これに加えて、クリア信号の出力および入力信号の参照に対して、上述したようにクリア信号のみの出力の頻度を多くするようにしたため、CPU3の動作を常に監視することができ、制御に支障を来すのを防止することができる。

【0040】

なお、クリア信号の出力および入力信号の参照の頻度または設定時間等はシステムで必要とする仕様に合わせて設定すれば良い。また、起動信号の入力信号認識処理を数回毎に行なうことになるが、スイッチ6の入力からモータ9側までの応答時間が操作時に違和感を覚えない程度の回数設定であれば問題はない。

【0041】

【発明の効果】

本発明によれば、クリア信号の出力および入力信号の参照とクリア信号のみの出力とを一定期間毎に所定の頻度で繰返すようにしたため、CPUの異常を検知するクリア信号と外部からCPUに入力される起動信号を監視する入力信号を参照を必要最低限に生成しつつ、CPUがスリープ状態に移行したときの通常モー

ドへの移行時間を短縮することができ、消費電力を十分に低減することができる。
また、CPUの構成をそのままにしてプログラムを変更するだけで上述した制御を行なうことができるため、CPUの製造コストが増大するのを防止することができる。

【 0 0 4 2 】

また、クリア信号の出力および入力信号の参照に対してクリア信号のみの出力の頻度を多くするようにしたため、CPUの動作を常に監視することができ、制御に支障を来すのを防止することができる。

【図面の簡単な説明】

【図 1】

本発明に係る本発明に係るCPUの消費電力低減方法、電子装置および消費電力低減プログラムを記録した記録媒体の一実施形態を示す図であり、そのCPUを備えたパワーウィンドの制御回路の構成図である。

【図 2】

一実施形態の低電力モード時の処理信号のタイミングチャートである。

【図 3】

一実施形態のCPUのメイン処理を示すフローチャートである。

【図 4】

一実施形態の低電力モード時の処理を示すフローチャートである。

【図 5】

従来の低電力モード時の処理信号のタイミングチャートである。

【図 6】

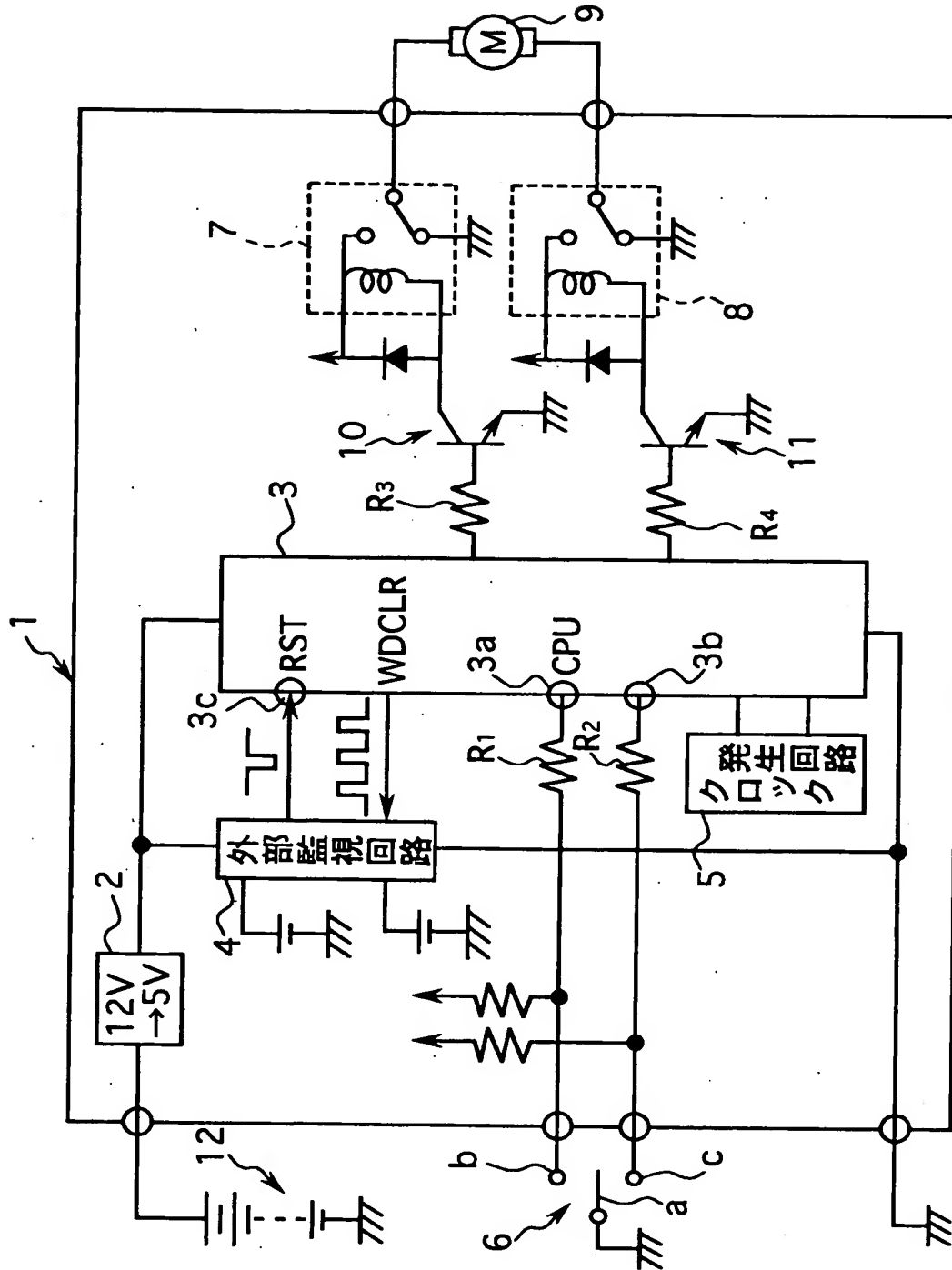
従来の低電力モード時の処理を示すフローチャートである。

【符号の説明】

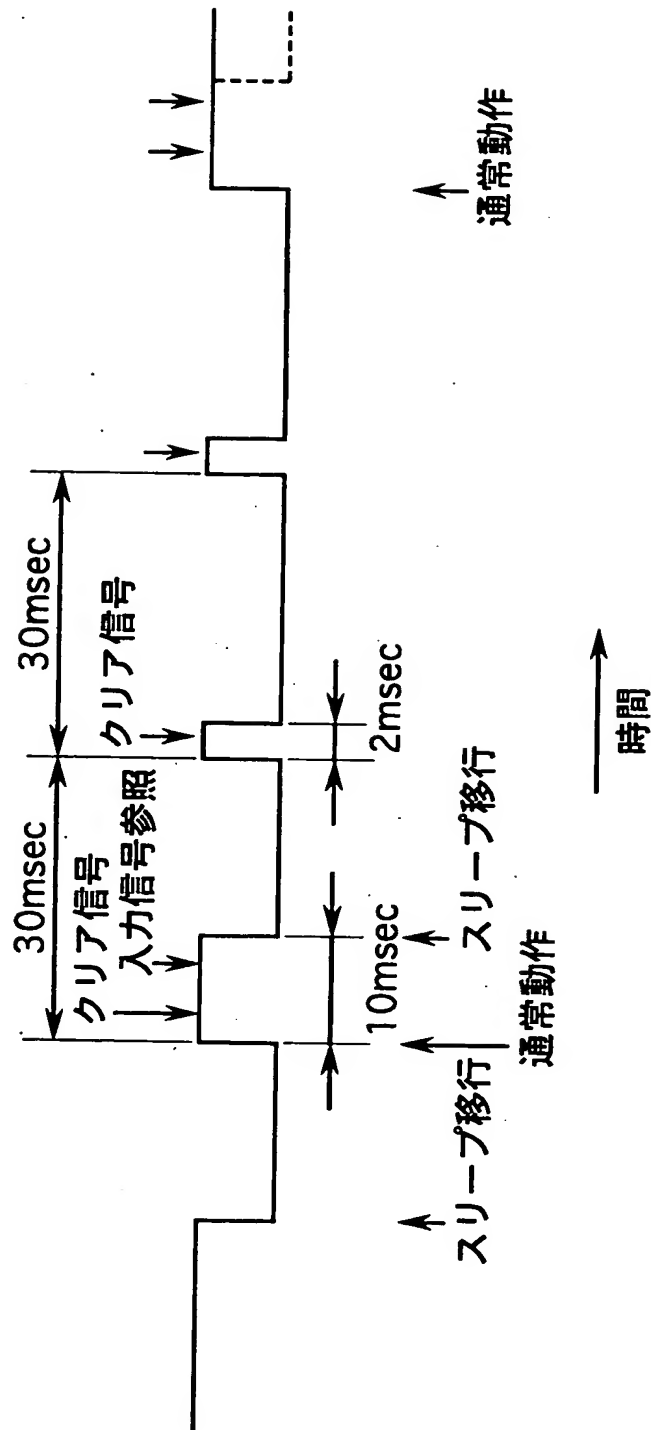
- 3 CPU
- 4 外部監視回路

【書類名】 図面

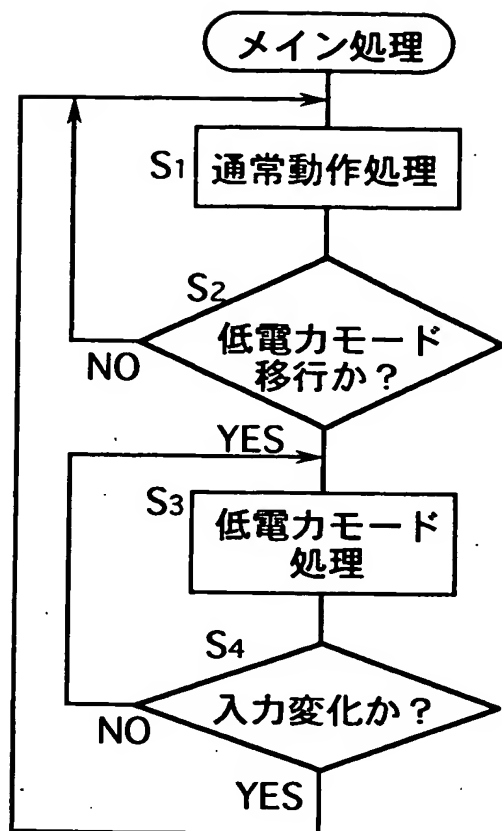
【図1】



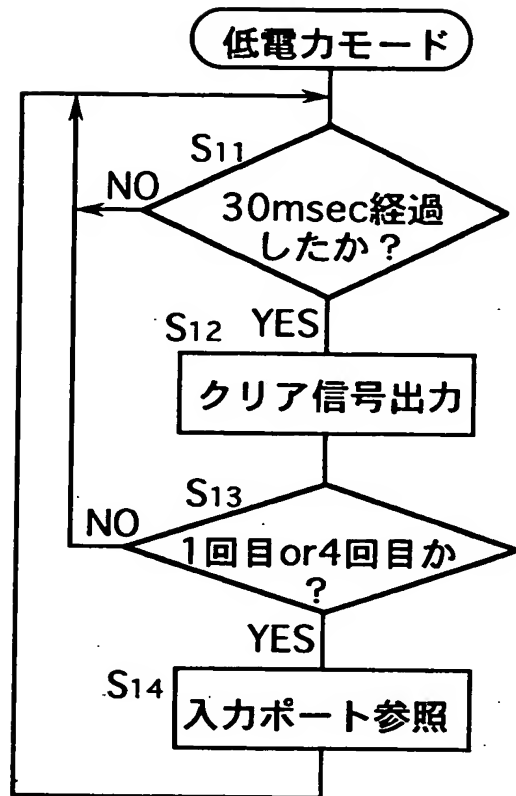
【図 2】



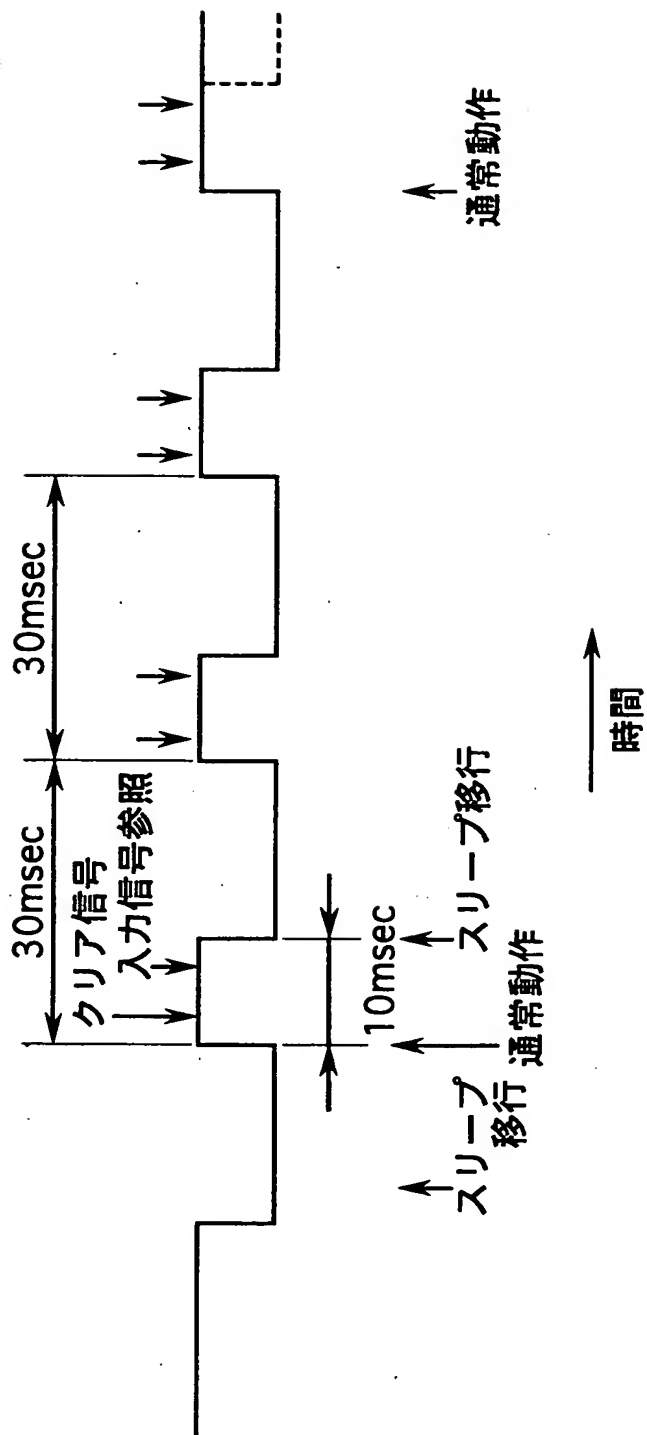
【図 3】



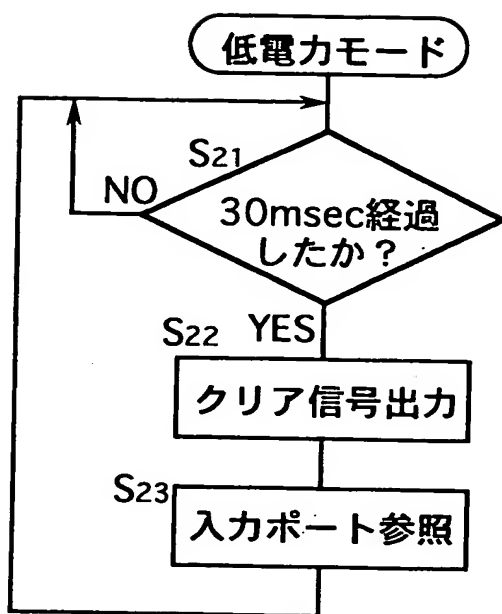
【図4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 本発明は、CPUの異常を検知するクリア信号と外部からCPUに入力される入力信号の参照を必要最低限に生成しつつ、消費電力を十分に低減することができるCPUの消費電力低減方法、電子装置および消費電力低減プログラムを記録した記録媒体を提供するものである。

【解決手段】 CPU3がスリープ状態に移行したときに、CPU3を一定期間毎に通常動作状態に復帰させ、CPU3から異常検知用のクリア信号を外部監視回路4に出力するとともに、外部からCPU3に入力されるスイッチ6のモータ9の起動信号を参照することにより、クリア信号の出力および入力信号の参照時以外にCPU3をスリープ状態にしてCPU3の消費電力を低減させる方法において、CPU3のスリープ状態を解除したときに、クリア信号の出力および入力信号の参照と、クリア信号のみの出力とを一定期間毎に所定の頻度で繰返す。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000183406]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	三重県四日市市西末広町1番14号
氏 名	住友電装株式会社